

	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	Q	R	S	T	U	V	W	X	Y	Z	AA	AB	AC	AD	AE	AF	AG	AH	AI	AJ	AK	AL	AM			
1			VSS	P_GFX_TXP10	P_GFX_TXN10	VSS	P_GFX_TXP3	P_GFX_TXN3	VSS	P_GFX_TXP6	P_GFX_TXN6	VSS	P_GFX_TXP9	P_GFX_TXN9	VSS	P_GFX_TXP12	P_GFX_TXN12	VSS	P_GFX_TXP15	P_GFX_TXN15	VSS	USB_SS_1TX_P	USB_SS_1TX_N	VSS	USB_SS_3RX_P	USB_SS_3RX_N	VSS	X48M_X2	X48M_X1	VSS	USB_OC0_L / AGPIO16	USB_OC1_L / TD0/AGPIO17	VSS	USB_OC3_L / TD0/AGPIO24	USB_OC2_L / TCK/AGPIO18	VSS	AZ_RST_L					
2			DP0_TXN[0]	DP0_TXP[0]	VDDCR_SOC	P_GFX_TXP2	P_GFX_TXN2	VDDCR_SOC	P_GFX_TXP5	P_GFX_TXN5	VDDCR_SOC	P_GFX_TXP8	P_GFX_TXN8	VDDCR_CPU	P_GFX_TXP11	P_GFX_TXN11	VDDCR_CPU	P_GFX_TXP14	P_GFX_TXN14	VDDCR_CPU	USB_SS_1RX_P	RSVD	VDDCR_CPU	USB_SS_2RX_P	USB_SS_2RX_N	VDDCR_CPU	USB_SS_3TX_P	RSVD	VDDCR_CPU	SDA1 / I2C3_SDA / AGPIO20	LPC_PME_L / AGPIO22	VDDCR_CPU	AGPIO0 / SGPIO0_DATA_OUT		SLP_SS_L	VDDCR_CPU	SLP_S3_L	AZ_SYNC	VSS			
3	VSS	DP0_TXN[1]	DP0_TXP[1]	VDDCR_SOC	P_GFX_TXP11	P_GFX_TXN11	VDDCR_SOC	P_GFX_TXP4	P_GFX_TXN4	VDDCR_SOC	P_GFX_TXP7	P_GFX_TXN7	VDDCR_CPU	P_GFX_TXP10	P_GFX_TXN10	VDDCR_CPU	P_GFX_TXP13	P_GFX_TXN13	VDDCR_CPU	USB_SS_0RX_P	USB_SS_1RX_N	VDDCR_CPU	USB_SS_2TX_P	RSVD	VDDCR_CPU	USB_SS_0TX_P	USB_SS_3TX_N	VDDCR_CPU	USBD_ZVSS	SCL1 / I2C3_SCL / AGPIO19	VDDCR_CPU	AGPIO23 / SGPIO0_L0A_D	VDDCR_CPU	SDA3_GPIO / ABP10 / SGPIO0_CLK	TEST2	VDDCR_CPU	TEST2	VDDCR_CPU	AZ_SDINO	AZ_BITCLK		
4	DP0_TXN[2]	DP0_TXP[2]	VDDCR_SOC	DP1_TXP[0]	VSS	VSS	P_GFX_RXN1	VSS	VSS	P_GFX_RXN	VSS	VSS	P_GFX_RXN3	VSS	VSS	P_GFX_RXP1	VSS	VSS	P_HUB_RXP1	USB_SS_0RX_N	VSS	TEST10	USB_SS_2TX_N	VSS	P_HUB_TXP0	VSS	USB_SS_0TX_N	VSS	GPP_CLK1P	USB_SS_ZVSS_S	VSS	TEST46[1:3]	SYS_RESET_L / AGPH01	VSS	SS_MUX_CTL / EGPIO42	AGPH04 / SGPIO0_DATA_IN	VDDCR_CPU	AZ_SDOUT	AZ_SDIN2	VSS		
5	RSVD	VDDCR_SOC	DP0_TXP[3]	DP1_TXN[0]	VSS	P_GFX_RXN[0]	P_GFX_RXP1	VSS	P_GFX_RXN[1]	P_GFX_RXP5	VSS	P_GFX_RXN[1]	P_GFX_RXP9	VSS	P_GFX_RXN[1]	P_GFX_RXP3	VSS	P_GFX_RXN[1]	P_GFX_RXP5	VSS	P_GFX_RXN[1]	VSS	P_GFX_RXN[1]	VSS	P_HUB_RXN[3]	VSS	P_HUB_RXN[1]	VSS	GPP_CLK0P	GPP_CLK1N	VSS	USB3_ZVSS	WAKE_L / AGPIO2	VSS	PWR_BTN_L / AGPIO0	VSS	BLINK / AGPIO11	VDDCR_CPU	AZ_SDIN1	X32K_X1		
6	VSS	DP2_TXP[0]	DP0_TXN[3]	VSS	TEST28_H	P_GFX_RXP0	VDDCR_SOC	P_GFX_RXN[1]	P_GFX_RXP3	VDDCR_SOC	P_GFX_RXN[6]	P_GFX_RXP7	VDDCR_CPU	P_GFX_RXN[0]	P_GFX_RXP1	VDDCR_CPU	P_GFX_RXN[4]	P_GFX_RXP5	VDDCR_CPU	P_HUB_RXP1	VSS	VDDCR_CPU	P_HUB_TXP2	P_HUB_TXN[3]	VDDCR_CPU	GFX_CLKP	GPP_CLK0N	VDDCR_CPU	GPP_CLK3P	USB2_ZVSS	VDDCR_CPU	TEST0	USB1_ZVSS	VSS	AGPI04	AGPI03	VDDCR_CPU	SATA_ZVSS		X32K_X2		
7	DP2_TXP[1]	DP2_TXN[0]	VDDCR_SOC	DP1_TXP[1]	TEST28_L	VDDCR_SOC	VSS	P_GFX_RXP2	VDDCR_SOC	P_GFX_RXN[4]	P_GFX_RXP6	VDDCR_CPU	P_GFX_RXN[8]	P_GFX_RXP1	VDDCR_CPU	P_GFX_RXN[2]	P_GFX_RXP4	VSS	P_ZVSS	P_HUB_RXN[2]	VDDCR_CPU	VSS	P_HUB_TXN[2]	VDDCR_CPU	VSS	GFX_CLKN	VDDCR_CPU	GPP_CLK2P	GPP_CLK3N	VDDCR_CPU	ROIE_RST_L / EGPIO26	TEST1/TMS	VDDCR_CPU	AGPI08		VSS	USB_HSD0P	SATA_ZVDDP	VSS			
8	DP2_TXN[1]	VDDCR_SOC	DP2_TXP[2]	DP1_TXN[1]	VSS	DP1_TXP[2]	DP1_TXN[2]	VSS	VSS	P_GFX_RXP4	VSS	VSS	P_GFX_RXP8	VSS	VSS	P_GFX_RXP1	VSS	P_GFX_RXP2	VSS	P_HUB_RXN[1]	P_HUB_RXP1	VSS	P_HUB_TXN[1]	VSS	P_HUB_RXN[0]	P_HUB_RXP0	VSS	VSS	GPP_CLK2N	VSS	USB_SS_ZVDDP	VDDCR_CPU	AGPI06		VSS	POB_ZVSS	USB_HSD0N	VDDCR_CPU	USB_HSD1P			
9	VSS	DP2_TXP[3]	DP2_TXN[2]	VSS	DP1_TXP[3]	DP1_TXN[3]	VDDCR_SOC	DP0_HPD	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	P_GFP_RXP1	CORETYPE[1]	VDDCR_CPU	P_GFP_RXP0	P_GFP_RXN[0]	VDDCR_CPU	USB_HSD3P	USB_HSD1N			
10	DP2_AUXP	DP2_TXN[3]	VDDCR_SOC	DP1_HPD	DP2_HPD	VDDCR_SOC	DP0_AUXP	DP0_AUXN	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	P_GFP_RXN[1]	VDDCR_CPU	P_GFP_RXN[2] / SATA_RX0N	P_GFP_RXP[2] / SATA_RX0P	VSS	USB_HSD2P	USB_HSD3N	VSS			
11	DP2_AUXN	VDDCR_SOC	TEST16	TEST17	VSS	DP1_AUXP	DP1_AUXN	VSS	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	P_GFP_RXN[3] / SATA_RX1N	P_GFP_RXP[3] / SATA_RX1P	VSS	USB_ZVSS	USB_HSD2N	VDDCR_CPU	EGPI095				
12	VSS	TEST15	TEST14	VSS	DP_AUX_ZVSS	DP_ZVSS	VDDCR_SOC	DP_VARY_B	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	RSVD	RSVD	VDDCR_CPU	P_GFP_TXN[0] / P_GFP_TXP0	P_GFP_TXN[1] / P_GFP_TXP1	VDDCR_CPU	EGPI096	EGPI097			
13	TEST11		VDDCR_SOC	TEST6		VDDCR_SOC	DP_BLN	DP_DIGN	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	P_GFP_TXP2 / J/SATA_TX0P	P_GFP_TXN[2] / J/SATA_TX0N	VDDCR_CPU	P_GFP_TXP1	P_GFP_TXN[1]	VSS	EGPI098	EGPI099	VSS			
14		VDDCR_SOC			VSS	VDDCR_CPU_SENSE	VDDIO_MEM_S3_SENSE	VSS	VDDCR_SOC	DP_STEREO5_YWC	VDDCR_SOC	VSS	VDDCR_SOC															VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDCR_CPU	VSS	P_GFP_TXP3 / J/SATA_TX1P	P_GFP_TXN[3] / J/SATA_TX1N	VSS	EGPI0100	SPI_DI / ESDI_DAT1 / EGPIO120	VDDCR_CPU	SPI_CLK / ESDI_CLK / EGPIO117		
15	VSS			VSS	VDDCR_SOC_SENSE	VSS_SENSE_A	VDDCR_SOC		VSS	VDDCR_SOC	VSS	VDDCR_SOC	VSS															VSS	VDDCR_CPU	VDD_18_S5	VDD_18_S5	VDD8T_RTC_G	VDDIO_AUDIO0	RSVD	RSVD	RSVD	RSVD	RSVD	ESPI_ALERT_L / LD00B_L / EGPIO108	VDDCR_CPU	SPI_HOLD_L / ESDI_DATA3 / EGPIO133	SPI_CS2_L / ESDI_CS_L / EGPIO119
16	TEST41		VDDCR_SOC			VDDCR_SOC	TEST18	TEST19	VDDCR_SOC		VDDCR_SOC	VSS	VDDCR_SOC															VDDCR_CPU	VSS	VDDP_S5		RSVD	RSVD	RSVD	RSVD	RSVD	RSVD	VSS	SPI_DO / ESDI_DATA0 / EGPIO121	SPI_WP_L / ESDI_DATA2 / EGPIO122	VSS	
17		VDDCR_SOC			VSS	VSS	RSVD	VSS	VSS		VSS	VDDCR_SOC	VSS															VSS	VDDCR_CPU	VDDP_S5		RSVD	RSVD	RSVD	RSVD	RSVD	VSS	SPI_CS1_L / EGPIO118	SPI_TPM_CS_L / UAGPI076	VSS	AGPI086	
18	VSS			VSS	MA_DATA[0]	MA_DATA[5]	VDDCR_SOC	MA_DATA[4]	MA_DATA[1]	VSS	VDDCR_SOC	VSS	VDDCR_SOC															VDDCR_CPU	VSS	VDDCR_SOC_S3	VDDCR_SOC_S5	RSVD	VDDP	VDDP	VDDP	RSVD	EGPI070	VSS	LPC_PD_L / AGPI021	LFRAME_L / EGPIO109		
19		VSS	VDDCR_SOC	VSS	RSVD	VSS	MA_DOS_H0	MA_DOS_H0	VSS	MA_DM[0]	VSS	VDDCR_SOC	VSS															VSS	VDDCR_CPU	VDD_33_S5	VDD_33_S5	RSVD	VDDP	VDDP	VDDP	RSVD	RSVD	LPCCLK1 / EGPIO75	LPC_CLKRUN_L / UAGPI088	VSS		
20	MB_DATA[4]	VDDCR_SOC	MB_DATA[5]	MB_DATA[0]	VSS	MA_DATA[7]	MA_DATA[6]	VSS	MA_DATA[2]	VSS	VDDCR_SOC	VSS	VDDCR_SOC															VDDCR_CPU	VSS	VDD_18	VDD_18	RSVD	VDDP	VDDP	VDDP	RSVD	LAD3 / EGPIO107	LPCCLK0 / EGPIO74	VSS	LAD0 / EGPIO104		
21	VSS	MB_DATA[1]	MB_DM[0]	VSS	VSS	MA_DATA[12]	VSS	MA_DATA[3]	MA_DATA[13]	VSS	VSS	VDDCR_SOC	VSS															VSS	VDDCR_CPU	VDD_33	VDD_33	RSVD	RSVD	RSVD	RSVD	RSVD	VSS	LAD2 / EGPIO106	VSS	LAD1 / EGPIO105	SEPR0 / AGPI087	
22	MB_DOS_H0	MB_DOS_H0	VSS	VSS	RSVD	VSS	MA_DATA[9]	MA_DATA[8]	VSS	VSS	VDDCR_SOC	TEST5	VDDCR_SOC															VDDCR_CPU	VSS	VDDCR_CPU	VSS	VDDP_SENSE	SATA_ACT_L / AGPI030	VSS	AGPI05 / DEVSU0	CLK_RE03_L / OSCIN / EGPIO32	VSS		LPC_RST_L	GENINT1 / AGPI089	VSS	
23	MB_DATA[6]	VSS	MB_DATA[7]	VSS	VSS	MA_DOS_H1	MA_DOS_H1	VSS	MA_DM[1]	VSS	TEST4	VDDCR_SOC	VSS															VSS	VDDCR_CPU	VSS		CLK_RE03_L / SATA_IS1_L / SATA_ZPI_L / EGPIO31	VSS_SENSE_B	FANIN0 / AGPI084	FANOUT0 / AGPI085	VSS	CLK_RE00_L / SATA_IS0_L / SATA_ZPO_L / AGPI082	GENINT2_L / AGPI090	VSS	SPKR / AGPI091		
24	VSS	MB_DATA[2]	MB_DATA[3]	VSS	MA_DATA[10]	MA_DATA[15]	VSS	MA_DATA[14]	MA_DATA[11]		VDDCR_SOC	VSS	VDDCR_SOC															VDDCR_CPU	VSS	VDDCR_CPU		VSS	CORETYPE[0]	ESPI_RESET_L / KBRST_L	VSS	RSVD	CLK_RE02_L / AGPI016	VSS	CLK_RE01_L / AGPI015	RSVD		
25	MB_DATA[12]	MB_DATA[13]	VSS	VSS	RSVD	VSS	MA_DATA[21]	MA_DATA[20]	VSS		VSS	VDDCR_SOC	VSS															VSS	VDDCR_CPU	VSS	VSS	MA_DATA[62]	MA_DATA[63]	VSS	MA_DATA[58]	MA_DATA[59]	RSVD	SCL0 / I2C2_SCL / EGPIO113	SDA0 / I2C2_SDA / EGPIO114	VSS		
26	MB_DATA[8]	VSS	MB_DATA[9]	MB_DM[1]	VSS	MA_DOS_H2	MA_DM[2]	VSS	MA_DATA[16]	VSS	VDDCR_SOC	VSS	VDDCR_SOC															VDDCR_CPU	VSS	VSS	MA_DATA[57]	MA_DM[7]	VSS	MA_DOS_H7	MA_DOS_H7	VSS	VSS	VSS	VSS	MB_DATA[59]		
27	VSS	MB_DOS_H1	MB_DOS_H1	VSS	VSS	MA_DOS_H2	VSS	MA_DATA[23]	MA_DATA[17]	VSS	VSS	VSS	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VSS	VDDCR_CPU	VSS	MA_DATA[56]	VSS	MA_DATA[61]	MA_DATA[60]	VSS	VSS	VSS	VSS	MB_DATA[63]	MB_DATA[58]		
28	MB_DATA[14]	MB_DATA[15]	VSS	RSVD	MA_DATA[22]	VSS	MA_DATA[18]	MA_DATA[19]	VSS	VSS	VSS	VSS	VSS	VDDIO_MEM_S3	TEST47	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VSS	VSS	VSS	MA_DATA[51]	MA_DATA[50]	VSS	MA_DATA[54]	MA_DATA[55]	VSS	MB_DOS_H7	MB_DATA[62]	VSS			
29	MB_DATA[10]	VSS	MB_DATA[11]	VSS	VSS	MA_DATA[24]	MA_DATA[29]	VSS	MA_DATA[28]	VSS	VSS	VSS	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VSS	VSS	VSS	MA_DATA[49]	MA_DM[6]	VSS	MA_DOS_H6	MA_DOS_H6	VSS	VSS	MB_DOS_H7	VSS	MB_DM[7]		
30	VSS	MB_DATA[20]	MB_DATA[21]	VSS	MA_DOS_H3	MA_DOS_H3	VSS	MA_DM[3]	MA_DATA[25]	VSS	VSS	MA0_CKE[1]	VDDIO_MEM_S3	MA_ADD[8]	MA_ADD[4]	VSS	VDDIO_MEM_S3	VSS	TEST40	VSS	TEST31	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VSS	VSS	MA_DATA[33]	MA_DATA[34]	VSS	MA_DATA[52]	MA_DATA[53]	VSS	VSS	RSVD	VSS	MB_DATA[57]	MB_DATA[56]	
31	MB_DATA[16]	MB_DATA[17]	VSS	VSS	MA_DATA[30]	VSS	MA_DATA[31]	MA_DATA[26]	VSS	MA_CHECK[2]	VSS	VDDIO_MEM_S3	MA_BG[0]	MA_ADD[9]	VDDIO_MEM_S3	MA_ADD[3]	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	VDDIO_MEM_S3	VSS	MA0_ODT[1]	VSS	VSS	MA_DATA[36]	MA_DM[4]	VSS	MA_DATA[45]	MA_DM[5]	VSS	MA_DATA[42]	MA_DATA[46]	VSS	MB_DATA[61]	MB_DATA[60]	VSS		
32	MB_DM[2]	VSS	MB_DOS_H2	VSS	VSS	MA_DATA[27]	MA_CHECK[1]	VSS	MA_CHECK[6]	MA_CHECK[3]	VDDIO_MEM_S3	MA0_CKE[0]	MA_BG[1]	VDDIO_MEM_S3	MA_ADD[6]	MA_ADD[1]	VDDIO_MEM_S3	MA_CLK_H[3]	MA_CLK_L[3]	VDDIO_MEM_S3	MA_ADD[0]	VDDIO_MEM_S3	VDDIO_MEM_S3	MA_CAS_L_A_DD[15]	MA_ADD[13]	VSS	MA_DATA[37]	VSS	MA_DATA[39]	MA_DATA[44]	VSS	MA_DOS_H5	MA_DATA[47]	VSS	VSS	MA_DATA[51]	VSS	MB_DATA[51]	MB_DATA[50]			
33	VSS	MB_DATA[22]	MB_DOS_H2	VSS	MA_CHECK[4]	MA_CHECK[0]	VSS	MA_DOS_H8	MA_CHECK[7]	VSS	MA_RESET_L	MA1_CKE[0]	VDDIO_MEM_S3	MA_ADD[11]	MA_ADD[5]	VDDIO_MEM_S3	MA_CLK_H[1]	MA_CLK_L[1]	VDDIO_MEM_S3	MA_PAROUT	MA_BANK[1]	VDDIO_MEM_S3	MA0_CS_L[0]	MA1_ODT[0]	VDDIO_MEM_S3	MA_ADD_17	VDDIO_MEM_S3	VSS	MA_DOS_H4	MA_DATA[38]	VSS	MA_DATA[41]	MA_DOS_H5	VSS	MA_DATA[43]	VSS	VSS	MA_DATA[53]	MA_DATA[54]			
34	MB_DATA[23]	MB_DATA[18]	VSS	VSS	MA_CHECK[